ویژگی ها و امکانات تراشه های FPGA باعث شده که میزان کاربرد آنها در صنایع مختلف بسیار افزایش پیدا کند. از جمله این ویژگی ها می توان به هزینه ی کم ، قابلیت بازپیکربندی و امکان تغییر مدار از راه دور اشاره کرد. این قابلیت ها باعث شده که این تراشه در کاربرد های بحرانی-ایمن مورد استفاده قرار بگیرد. یکی از چالش های جدی در به کارگیری از FPGA های مبتنی بر SRAM در کاربردهای بحرانی-ایمن حساسیت بالای سلول های SRAM به خطاهای نرم است. جهت مقابله با این چالش و بدست آوردن قابلیت اطمینان مورد نظر پژوهش های زیادی در این زمینه انجام شده است. از طرفی شرکت های سازنده برای کمک به طراحان در نسل های جدید تراشه های FPGA امکاناتی نظیر CRCجهت تشخیص اشکال در بیت های پیکربندی و بازپیکربندی جزئی را جهت تصحیح در اختیار طراحان قرار داده است .

جهت مقابله با خطای نرم ، معماری های مختلفی بر پایه ی افزونگی ارائه شده است. این معماری ها با تحمیل سربار مساحت و کارایی به ارتقاء قابلیت اطمینان سیستم خواهند پرداخت. جهت ارزیابی معماری پیشنهادی، باید تراشه مورد نظر با روش های مختلف تزریق اشکال تحت آزمون قرار بگیرد. در این رساله یک معماری بر پایه سه تایی کردن پردازنده نرم ارائه شده است. جهت انجام عملیات تصحیح اشکال روی بیت های پیکربندی، از یک کنترل کننده پیکربندی استفاده شده است. با استفاده از این کنترل کننده، رفتار سیستم در حضور اشکال مشخص خواهد شد. در همه¬ی سیستم¬ها حضور یک پردازنده¬ی معیوب تحمل خواهد شد ولی در سیستم های مبتنی بر معماری دوتایی و سه تایی موجود ، وجود دو پردازنده معیوب سیستم را با خرابی مواجه می کند. در صورت بروز اشکال در منابع مشترک پردازنده ها و یا حضور تراشه در محیط های با نرخ اشکال زیاد، امکان وجود اشکال در دو پردازنده پدیده غیر ممکنی نخواهد بود.لذا در این رساله مدل هایی ارائه شده است که امکان تحمل دو پردازنده معیوب را نیز فراهم می سازد.

در راستای ارزیابی مدل های ارائه شده در معماری پیشنهادی و مقایسه آنها با معماری های موجود ، یک ابزار شبیه سازی بر پایه زبان c پیاده سازی شده است. در این شبیه ساز ، رفتار تراشه با معماری و مدل های مختلف در حضور اشکال بررسی می شود. استفاده از شبیه ساز جهت تزریق اشکال ، امکان کنترل پذیری و انعطاف پذیری بیشتری در اختیار ما قرار خواهد داد. همچنین پیاده سازی و ارزیابی معماری ها و مدل های مختلف بر روی شبیه ساز ، بسیارساده تر و سریع تر انجام خواهد شد. در نهایت با شبیه سازی های انجام شده با معماری پیشنهادی در حدود ۱۰ تا ۲۰ درصد نسبت به معماری دو تایی موجود کارایی بهتری بدست آوردیم و در مقایسه با سایر معماری های مبتنی بر سه تایی و دوتایی قابلیت اطمینان بسیار بهتری ح