



پیاده‌سازی بلادرنگ یک سیستم بازشناسی اشیا مبتنی بر شبکه‌های عصبی بر روی FPGA

در این پایان نامه، یک معماری سخت افزاری بهینه و بلادرنگ برای شبکه های عصبی کانولوشن پیشنهاد و بر روی بستر تراشه برنامه پذیر (FPGA) پیاده شده است. در معماری پیشنهادی، هر کدام از لایه های کانولوشن، پولینگ و فولی کانکتد به صورت سخت افزاری طراحی و پیاده سازی شده اند. در این سیستم هدف از پیاده سازی سخت افزاری، بهره گیری از توان محاسباتی بالا و کاهش قابل توجه توان مصرفی نسبت به پیاده سازی های نرم افزاری موجود است. طراحی انجام شده به صورتی است که از نظر میزان پردازش موازی، توان مصرفی و پهنای باند حافظه خارجی بهینه باشد تا برای استفاده در کاربرد های نهفته مناسب گردد. در طراحی صورت گرفته یک پردازنده مرکزی قرار دارد که تمامی ماژول های سخت افزاری موجود را کنترل می کند. توسط کتابخانه نرم افزاری ارائه شده، می توان ساختار شبکه عصبی مورد نظر را بر روی پردازنده مرکزی اجرا کرد و این پردازنده عملکرد سیستم از جمله نحوه قرار گیری لایه های مختلف پشت سر هم را کنترل می کند. در خروجی طرح، یک شبکه عصبی کانولوشن از پیش آموزش دیده شده، با کاربرد تشخیص اشیا، بر روی برد ZC۷۰۶ محصول شرکت Xilinx پیاده سازی شده است. ورودی این سیستم یک دوربین دیجیتال است که وظیفه آن تصویر برداری از محیط اطراف و انتقال آن به تراشه Zynq می باشد. در این تراشه تصویر دریافت شده وارد شبکه عصبی می شود و ماهیت شیء موجود در تصویر تشخیص داده می شود. در آخر خروجی تصویر دوربین به همراه نام شیء تشخیص داده شده، از طریق رابط HDMI، بر روی مانیتور نشان داده می شود. لازم به ذکر است که شبکه پیاده شده می تواند با سرعت ۷۰ فریم بر ثانیه تصاویر را پردازش کند که آن را برای استفاده در کاربرد های بلادرنگ ایده آل می کند.

چکیده پایان نامه

تشخیص اشیا، شبکه عصبی کانولوشن، تراشه برنامه پذیر، شتاب‌دهی سخت‌افزاری، سیستم‌های نهفته

کلمات کلیدی

Object Recognition, Convolutional Neural Network, FPGA, Hardware Accelerator, Embedded Systems

کلمات کلیدی انگلیسی